

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record.

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

T 1/3/ALL

1/3/1

DIALOG(R)File 345:lnpadoc/Fam. & Legal Stat

(c) 2003 EPO. All rts. reserv.

17807302

Basic Patent (No,Kind,Date): JP 2002116423 A2 20020419 <No. of Patents:  
001>

LIQUID CRYSTAL DISPLAY DEVICE AND ITS INSPECTING METHOD (English)

Patent Assignee: SHARP KK

Author (Inventor): TANIGUCHI KOJI; TAKATO YUTAKA

IPC: \*G02F-001/133; G01R-031/00; G02F-001/13; G02F-001/1368

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 2002116423	A2	20020419	JP 2000309395	A	20001010 (BASIC)

Priority Data (No,Kind,Date):

JP 2000309395 A 20001010

T 1/5/ALL

1/5/1

DIALOG(R)File 347:JAPI0

(c) 2003 JPO & JAPI0. All rts. reserv.

07247969 \*\*Image available\*\*

LIQUID CRYSTAL DISPLAY DEVICE AND ITS INSPECTING METHOD

PUB. NO.: 2002-116423 [JP 2002116423 A]

PUBLISHED: April 19, 2002 (20020419)

INVENTOR(s): TANIGUCHI KOJI

TAKATO YUTAKA

APPLICANT(s): SHARP CORP

APPL. NO.: 2000-309395 [JP 2000309395]

FILED: October 10, 2000 (20001010)

INTL CLASS: G02F-001/133; G01R-031/00; G02F-001/13; G02F-001/1368

#### ABSTRACT

**PROBLEM TO BE SOLVED:** To provide a liquid crystal display device whose inspection can be performed easily although it has a digital source driver.

**SOLUTION:** This device is provided with a pixel part 3 having a TFT(thin film transistor) 1 and a storage capacitor 2 a gate driver 5 turning on and off the pixel part 3 through a gate source line and a digital source driver 18 supplying a picture signal to the pixel part 3 through a source bus line 9. Moreover, in this inspecting method, an inspecting line 27 is connected to the source bus line 9 via an analog switch 25. The analog switch 25 is turned ON, OFF by a switch driving circuit 30. The current from the storage capacitor 2 to which the picture signal is supplied and on which charge is stored is drawn to the inspecting line 27 by turning the switch 25 ON with the switch driving circuit 30 to be measured with the current measuring device connected to the inspection terminal 28 of the line 27. Thus, the liquid crystal display device can be inspected easily and correctly not through the digital source driver 18.

COPYRIGHT: (C) 2002, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-116423

(P 2 0 0 2 - 1 1 6 4 2 3 A)

(43) 公開日 平成14年4月19日 (2002.4.19)

(51) Int. Cl.	識別記号	F I	テーマコード (参考)
G02F 1/133	505	G02F 1/133	2G036
G01R 31/00		G01R 31/00	2H088
G02F 1/13	101	G02F 1/13	2H092
1/1368		1/136	2H093

審査請求 未請求 請求項の数 7 O L (全 9 頁)

(21) 出願番号 特願2000-309395 (P 2000-309395)

(22) 出願日 平成12年10月10日 (2000.10.10)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 谷口 浩司

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 ▲高▼藤 裕

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100062144

弁理士 青山 葆 (外 1 名)

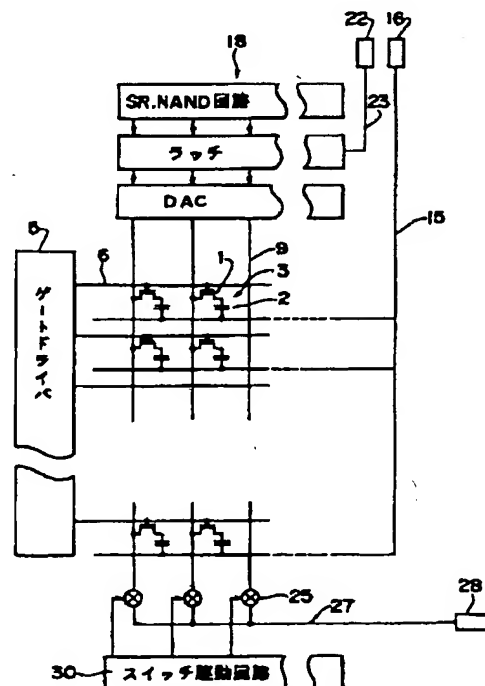
最終頁に続く

(54) 【発明の名称】 液晶表示装置とその検査方法

(57) 【要約】

【課題】 デジタルソースドライバを有するにも拘らず、容易に検査が可能な液晶表示装置と、その液晶表示装置の検査方法を提供すること。

【解決手段】 TFT 1 と保持容量 2 を有する画素部 3 と、ゲートバスライン 6 を介して画素部 3 をオンオフするゲートドライバ 5 と、ソースバスライン 9 を介して画素部 3 に画像信号を供給するデジタルソースドライバ 1 8 とを備え、ソースバスライン 9 にアナログスイッチ 2 5 を介して検査ライン 2 7 を接続する。アナログスイッチ 2 5 は、スイッチ駆動回路 3 0 によってオンオフする。画像信号を供給されて電荷が蓄積された保持容量 2 からの電流を、スイッチ駆動回路 3 0 でアナログスイッチ 2 5 をオンして検査ライン 2 7 に導き、検査ライン 2 7 の検査端子 2 8 に接続した電流測定装置によって測定する。デジタルソースドライバ 1 8 を介することなく液晶表示装置を容易かつ正確に検査できる。



## 【特許請求の範囲】

【請求項 1】 TFT と保持容量を含む画素部と、デジタル信号が入力されるデジタルソースドライバと、ゲートドライバとが同一の基板上に形成されたモノリシックパネル型の液晶表示装置において、

上記デジタルソースドライバと画素部とを接続する各ソースバスラインを、検査用回路に接続するアナログスイッチと、

上記アナログスイッチを順次制御するスイッチ制御回路とを有することを特徴とする液晶表示装置。

【請求項 2】 請求項 1 による液晶表示装置において、上記スイッチ制御回路は、シフトレジスタと、NAND 回路を有することを特徴とする液晶表示装置。

【請求項 3】 請求項 1 または 2 による液晶表示装置を検査する液晶表示装置の検査方法において、上記アナログスイッチに接続した検査回路によって、上記保持容量に蓄えられている電荷を計測することを特徴とする液晶表示装置の検査方法。

【請求項 4】 TFT と保持容量を含む画素部と、上記画素部を駆動するゲートドライバおよびソースドライバと、上記ゲートドライバと画素部とを接続するゲートバスラインと、上記ソースドライバと画素部とを接続するソースバスラインと、上記保持容量の TFT に接続されていない側の端子に接続された共通電極配線とを備える液晶表示装置において、

上記共通電極配線は、上記ソースバスラインと交差し難い方向に配置したことを特徴とする液晶表示装置。

【請求項 5】 請求項 4 による液晶表示装置において、上記共通電極配線は撓型に配置されていて、上記ソースバスラインと略平行であることを特徴とする液晶表示装置。

【請求項 6】 請求項 4 または 5 による液晶表示装置において、上記共通電極配線は複数のグループに分かれていて、上記複数のグループは夫々 1 つの端子に接続されていることを特徴とする液晶表示装置。

【請求項 7】 請求項 4 乃至 6 のいずれか 1 つによる液晶表示装置を検査する液晶表示装置の検査方法において、

上記共通電極配線を介して、上記保持容量に蓄えられている電荷を計測することを特徴とする液晶表示装置の検査方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、液晶表示装置、特にアクティブマトリクス型液晶表示装置と、その検査方法に関する。

## 【0002】

【従来の技術】 従来より、アクティブマトリクス型の液晶表示装置は、図 7 に示すように、TFT 1 とこの TFT 1 に接続されて電荷を蓄積する保持容量 2 とを有する

画素部 3 をマトリックス状に配置すると共に、ゲートバスライン 6 とソースバスライン 9 を互いに直交するように配置し、TFT 1 のゲートをゲートバスライン 6 に接続し、TFT 1 のソースをソースバスライン 9 に接続している。ゲートドライバ 5 は、ゲートバスライン 6 を介して TFT 1 のゲート電極に走査信号を送って、TFT 1 をオンオフ制御する一方、ソースドライバ 8 は、ソースバスライン 9 に設けたアナログスイッチ 10 をオンオフ制御して、ビデオ入力端子 12 から入力された画像信号を制御する。一方、上記保持容量 2 の、TFT 1 に接続されていない側の端子は、ゲートバスライン 6 と平行、つまり、ソースバスライン 9 に直交する方向の共通電極配線 15 に接続されて、この共通電極配線 15 は、1 つの端子 16 に接続されている。

【0003】 上記アクティブマトリクス型の液晶表示装置は、製造過程において、例えば TFT 1 や、ゲートバスライン 6 およびソースバスライン 9 の不良を検出するために、検査が必要である。液晶表示装置の製造途中において不良品を排除することは、製造コストの点から非常に重要である。

【0004】 上記液晶表示装置は、以下のようにして検査する。画像信号を画素部 3 に供給して保持容量 2 に電荷を書き込んだ後、ビデオ入力端子 12 に図示しない電流測定装置を接続する。その後、上記ソースドライバ 8 およびゲートドライバ 5 を作動して、保持容量 2 に書き込まれた電荷を放電し、この放電による電流を、ビデオライン 13 を介して上記電流測定装置によって測定する。この測定された電流に基づいて、例えば TFT 1 のスイッチング動作の不良や、保持容量 2 の不良、あるいはゲートバスライン 6 およびソースバスライン 9 の不良を検出する。

【0005】 この液晶表示装置の検査方法は、上記ビデオライン 13 とソースバスライン 9 とが、上記アナログスイッチ 10 を介して双方向に信号を伝達できることを利用している。すなわち、上記電流測定装置によって読み出される信号は、ソースバスライン 9 を、画像信号が画素部 3 に送られる場合と逆の方向に流れて、アナログスイッチ 10 を介してビデオライン 13 に流れる。

【0006】 また、上記保持容量 2 に書き込まれた電荷が放電されて生じる電流を、上記共通電極配線 15 を介して測定して読み出すという液晶表示装置の検査方法もある。すなわち、上記保持容量 2 に信号を書き込んだ後、電流測定装置を端子 16 に接続し、その後、上記ソースドライバ 8 およびゲートドライバ 5 を作動して、保持容量 2 からの放電電流を、共通電極配線 15 を介して上記電流測定装置によって読み出す。この検査方法によっても、上記 TFT 1、保持容量 2、ソースバスライン 9 およびゲートバスライン 6 の不良が検出される。

【0007】 ところで、最近、同一の基板上に、ドライバを外付けするのではなく、TFT や保持容量からなる

10

20

30

40

50

画素部と共に、ゲートドライバ5やソースドライバ8等の駆動回路を形成したいわゆるモノリシックパネル型の液晶表示装置が利用されつつある。このモノリシックパネル型の液晶表示装置は、電子の移動度等の電気的性能が良いポリSiを用いて、駆動回路としてのゲートドライバや、デジタルの画像信号が入力されるデジタルソースドライバを、上記画素部のTFTや保持容量と共に同一基板上に形成している。このモノリシックパネル型の液晶表示装置は、高精細化、小型化が容易であるため、利用されつつある。

## 【0008】

【発明が解決しようとする課題】しかしながら、上記従来の液晶表示装置の検査方法は、上記モノリシックパネル型の液晶表示装置には適用できない場合がある。すなわち、図8に示すように、デジタルソースドライバ18を有する液晶表示装置は、画像信号はデジタルビデオ入力端子22から入力されて、デジタルビデオライン23を介してラッチ回路とDAC（デジタル・アナログ変換回路）を経てソースバスライン9に送られる。このラッチ回路およびDACは逆方向電流を流さないで、画素部3の保持容量2が放出する電荷による電流を、デジタルビデオライン23を介してデジタルビデオ入力端子22から読み出せない。したがって、保持容量2からの放電電流を、ビデオ入力端子に接続した電流測定装置によって測定するという従来の液晶表示装置の検査方法は、デジタルソースドライバ18を有する液晶表示装置には適用できない。

【0009】また、デジタルソースドライバを有する液晶表示装置、あるいはアナログソースドライバを有する液晶表示装置に共通に利用できる共通電極配線15を介して、保持容量2への電流を測定する液晶表示装置の検査方法は、保持容量2への電流を正確に計測できないという問題がある。すなわち、上記共通電極配線15は、上記ソースバスライン9に略直交して配線されているので、比較的強い電流である画像信号が流れる上記ソースバスライン9との直交部分24において、浮遊容量が生じる。この浮遊容量の容量値は、数pF（ピコファラデー）から数十pFであり、0.1pF程度の容量値の保持容量と比較して、非常に大きい。したがって、上記浮遊容量による電流によって、保持容量2への電流が埋もれてしまうので、共通電極配線15を介して保持容量2への電流を正確に測定できない。その結果、液晶表示装置を正しく検査できないという問題がある。

【0010】そこで、この発明の目的は、デジタルソースドライバを有するモノリシックパネル型の液晶表示装置であるにも拘らず、容易に検査が可能な液晶表示装置と、その液晶表示装置の検査方法を提供することにある。

【0011】また、共通電極配線を介して正確な結果が得られる液晶表示装置の検査方法を提供することにあ

る。

## 【0012】

【課題を解決するための手段】上記目的を達成するため、本発明の液晶表示装置は、TFTと保持容量を含む画素部と、デジタル信号が入力されるデジタルソースドライバと、ゲートドライバとが同一の基板上に形成されたモノリシックパネル型の液晶表示装置において、上記デジタルソースドライバと画素部とを接続する各ソースバスラインを、検査用回路に接続するアナログスイッチと、上記アナログスイッチを順次制御するスイッチ制御回路とを有する。

【0013】本発明によれば、上記デジタルソースドライバとは別に、ソースバスラインに、アナログスイッチと、このアナログスイッチを制御するスイッチ制御回路を設ける。このスイッチ制御回路によって上記アナログスイッチを順次駆動して、画素部の保持容量に蓄積された電荷を放電する。この放電による電流が、アナログスイッチを介して検査回路に導かれて、この検査回路に接続した例えば電流測定装置によって計測される。したがって、上記液晶表示装置は、画素部の表示動作の際と逆方向の電流を流さない上記デジタルソースドライバを有するモノリシックパネル型の液晶表示装置であるにも拘らず、従来と同様に電流測定装置を用いて液晶表示装置の検査が実施される。

【0014】実施形態の液晶表示装置は、上記スイッチ制御回路は、シフトレジスタと、NAND回路を有する。

【0015】上記実施形態によれば、上記スイッチ制御回路によって、上記アナログスイッチを順次駆動することによって、予め電荷が保持された画素部の保持容量を放電し、この放電による電流が検査回路に導かれる。この検査回路に導かれた電流を、従来の電流測定装置を用いて測定して、液晶表示装置が検査される。

【0016】実施形態の液晶表示装置を検査する液晶表示装置の検査方法は、上記アナログスイッチに接続した検査回路によって、上記保持容量に蓄えられている電荷を計測する。

【0017】上記実施形態によれば、予め電荷が蓄えられた上記保持容量からの電流を、上記ソースバスラインとアナログスイッチを介して計測する。すなわち、従来のビデオラインに電流測定装置を接続する代わりに、上記検査回路としての例えば検査ラインに電流測定装置を接続する。そして、この電流測定装置によって測定された電流に基づいて、例えばTFTのスイッチング動作の不良や、保持容量の不良、あるいはソースバスラインおよびゲートバスラインの不良を検知する。

【0018】本発明の液晶表示装置は、TFTと保持容量を含む画素部と、上記画素部を駆動するゲートドライバおよびソースドライバと、上記ゲートドライバと画素部とを接続するゲートバスラインと、上記ソースドライ

10

20

30

40

50

バと画素部とを接続するソースバスラインと、上記保持容量のTFTに接続されていない側の端子に接続された共通電極配線とを備える液晶表示装置において、上記共通電極配線は、上記ソースバスラインと交差し難い方向に配置している。

【0019】本発明によれば、上記共通電極配線は、上記ソースバスラインと交差し難い方向に配置されているので、上記共通電極配線とソースバスラインとの間に浮遊容量が殆ど生じない。したがって、上記浮遊容量による電流によって、保持容量からの電流が埋もれてしまうことが殆どないので、共通電極配線を介して保持容量からの電流が正確に測定される。その結果、液晶表示装置が正確に検査される。

【0020】1実施形態の液晶表示装置は、上記共通電極配線は櫛型に配置されていて、上記ソースバスラインと略平行である。

【0021】上記実施形態によれば、上記共通電極配線は櫛型に配置されていて、上記ソースバスラインとほぼ平行であるから、上記共通電極配線とソースバスラインは交差し難い。したがって、上記共通電極配線に浮遊容量が生じないから、上記保持容量からの電流が正確に測定されて、液晶表示装置が正確に検査される。

【0022】1実施形態の液晶表示装置は、上記共通電極配線は複数のグループに分かれていて、上記複数のグループは夫々1つの端子に接続されている。

【0023】上記実施形態によれば、上記共通電極配線は複数のグループに分かれていて、これらの複数のグループは夫々1つの端子に接続されているので、これらの端子に夫々電流測定装置を接続することによって、1度に上記グループの数に対応する数の画素部からの電流が計測される。その結果、液晶表示装置の検査時間が短縮される。

【0024】1実施形態の液晶表示装置を検査する液晶表示装置の検査方法は、上記共通電極配線を介して、上記画素部からの電流を計測する。

【0025】上記実施形態によれば、ソースバスラインとの間に浮遊容量が殆ど生じない共通電極配線を介して、浮遊容量による電流に埋もれることなく、画素部の保持容量からの電流が正確に測定される。その結果、液晶表示装置の例えばTFTのスイッチング動作の不良や、保持容量の不良、あるいはソースバスラインおよびゲートバスラインの不良が、正確に検知される。

【0026】

【発明の実施の形態】以下、この発明を図示の実施の形態により詳細に説明する。

【0027】図1は、本発明の第1実施形態としての液晶表示装置を示す図である。この液晶表示装置の一部分は、図8に示した液晶表示装置と同一の構成を有する。図8に示した液晶表示装置と同一の部分には同一の参照番号を付して、詳細な説明を省略する。

【0028】本発明の液晶表示装置は、デジタルソースドライバ18から送られた画像信号を画素部3に伝達する複数のソースバスライン9に、夫々アナログスイッチ25が設けられている。この複数のアナログスイッチ25を介して、上記複数のソースバスライン9に、検査回路としての検査ライン27を接続している。この検査ライン27のアナログスイッチ25を接続していない側の端部に、検査端子28が設けられている。さらに、この液晶表示装置は、上記複数のアナログスイッチ25を制御するスイッチ制御回路30が設けられている。

【0029】この液晶表示装置は、以下のように検査する。

【0030】まず、アナログスイッチ25によってソースバスライン9と検査ライン27とを遮断した状態で、ゲートドライバ5およびデジタルソースドライバ18によって、画素部3に画像信号を書き込む。すなわち、ゲートドライバ5によってオンされた画素部3の保持容量2に、デジタルソースドライバ18からソースバスライン9を介して送られた画像信号によって電荷が蓄積される。

【0031】その後、上記デジタルソースドライバ18をソースバスライン9から遮断して、上記スイッチ制御回路30によって上記アナログスイッチ25を順次オンして、上記ソースバスライン9を検査ライン27に順次接続する。そうすると、上記画素部3の保持容量2に蓄積されていた電荷が放電されて、ソースバスライン9を経て上記検査ライン27に電流が流れる。この電流を、検査ライン27の検査端子28に接続された図示しない電流測定装置によって測定する。この電流の測定結果に基づいて、例えばTFT1のスイッチング動作の不良や、保持容量2の不良、あるいはソースバスライン9およびゲートバスライン6の不良を検出する。したがって、本実施形態の液晶表示装置は、デジタルソースドライバ18を有するにもかかわらず、上記スイッチ制御回路30によって駆動されるアナログスイッチ25を介した検査ライン27によって、上記画素部3からの電流を測定することによって、従来と同様に容易に液晶表示装置の検査が実施できる。

【0032】なお、上記スイッチ制御回路30は、図2(a)に示すように、シフトレジスタSR1、SR2・・・およびNAND回路33、33・・・を有する。上記シフトレジスタSR1、SR2・・・への信号と、イネーブル信号ライン34への信号によって、アナログスイッチ25、25・・・をオンオフする。より詳しくは、イネーブル信号ライン34に、図2(b)および(c)に示す波形の信号を入力することによって、シフトレジスタSR1、SR2・・・への入力信号に対応して順次アナログスイッチ25をオンする。一方、検査時以外は、図2(d)に示す波形の信号をイネーブル信号ライン34に入力する、あるいは、イネーブル信号ライン34をフロートにする

ことによって、アナログスイッチ25、25・・・を全てオフする。また、検査が完了した後、イネーブル信号ライン25、25・・・をグランドレベルにすることで、アナログスイッチ25、25・・・を全てオフに保持する。

【0033】上記液晶表示装置の検査時において、上記スイッチ制御回路30は、図7の従来の液晶表示装置の検査時におけるソースドライバ8と同様の働きをする。より詳しくは、従来において、ソースドライバ8がアナログスイッチ10をオンオフ制御したのと同様に、上記スイッチ制御回路30が上記アナログスイッチ25をオンオフ駆動する。しかし、上記スイッチ制御回路30と、従来のソースドライバ8とは、シフトレジスタの駆動周波数が異なる。なぜならば、従来のソースドライバ8は、画素部3の表示動作の際にフリッカーを防止するために、1秒に60フレームの書き込み動作をする必要があったからである。そのため、ソースドライバ8のシフトレジスタは駆動周波数が高く、したがって、短時間に書き込み電荷の充電および放電を可能にするために、従来のソースドライバ8には比較的大容量のトランジスタが設けられていた。一方、本発明におけるスイッチ制御回路30は、画素部3からの電流を順次検査ライン27に送る際にアナログスイッチ25を制御するのみであって、画素部3の表示品質を考慮する必要はないから、スイッチ制御回路30のトランジスタは小型のものでよく、また、配線抵抗を下げるために配線幅を広く形成する必要がない。したがって、上記アナログスイッチ25およびスイッチ制御回路30は、液晶表示装置の基板上に形成される領域が比較的小さくなる。この形成される領域が比較的小さいアナログスイッチ25およびスイッチ制御回路30と、上記スイッチ制御回路入力端子31と、検査ライン27および検査端子28は、液晶表示装置の表示領域の外周部分における幅約1~2mmのシール領域に形成する。こうして、液晶表示装置の寸法を拡大することなく、容易に検査が実施できる液晶表示装置が得られる。

【0034】上記実施形態において、複数のソースバスライン9、9・・・を検査ライン27に接続して、この検査ライン27の検査端子28に接続された1つの電流測定装置で複数の画素部3からの電流を順次測定したが、複数のソースバスラインを複数の電流測定装置に直接接続して、複数の画素部3からの電流を同時に測定してもよい。こうすることによって、液晶表示装置の検査時間を短縮できる。

【0035】図3(a)は、本発明の第2実施形態としての液晶表示装置を示す図であり、図1(a)に示した液晶表示装置と同一の機能を有する部分には同一の参照番号を付して詳細な説明を省く。

【0036】この液晶表示装置は、櫛型をなす共通電極配線15が、画素部3が形成されてなる表示領域におい

て、ソースバスライン9に略平行に配置されている。

【0037】この液晶表示装置は、液晶表示装置の検査時に、画素部3をゲートドライバ5及びデジタルソースドライバ18によって表示動作させて、その際に共通電極配線15に流れる電流を測定する。この電流に基づいて、液晶表示装置の不良を検知する。

【0038】上記液晶表示装置の検査時において、ソースバスライン9には、デジタルソースドライバ18から供給される比較的大きな電流が流れる。しかし、上記共通電極配線15は、上記ソースバスライン9に略平行に配置されていて、上記ソースバスライン9と交差していない。したがって、従来の液晶表示装置におけるソースバスラインと共通電極配線との交差位置で生じた浮遊容量は、本実施形態の共通電極配線15では生じない。その結果、液晶表示装置の検査時に、上記浮遊容量による電流で、保持容量2からの電流が埋もれることがない。すなわち、浮遊容量の影響を殆ど受けることなく、保持容量2からの電流を正確に読み出すことができ、液晶表示装置のTFT1、保持容量2、あるいはソースバスラインおよびゲートバスラインの不良を正確に検知できる。

【0039】図3(b)は、図3(a)に示した液晶表示装置の変形例である。この液晶表示装置は、共通電極配線15が櫛型をなさずに、1つのソースバスライン9に対応して1つの共通電極配線15が形成されている。この共通電極配線15もまた、画素部3が配置された表示領域においてソースバスライン9に平行に配置され、共通電極配線15の端部には端子16を備えている。この液晶表示装置は、複数の端子16、16・・・に各々電流測定装置を接続して、複数の画素部3からの電流を同時に測定できるので、液晶表示装置の検査時間を短縮できる。液晶表示装置の検査が終了した後、所定のパターンが設けられたFPC(可撓性プリント回路)配線を端子16、16・・・に接続することによって、上記共通電極配線15、15・・・を互いに接続して束ねることができる。そうすると、液晶表示装置の完成時に画素部3の駆動動作に影響を与えることがなく、また、検査の後に共通電極配線15、15・・・を互いに接続する工程を省くことができる。

【0040】図4は、本発明の第3実施形態の液晶表示装置である。この液晶表示装置は、共通電極配線15を、ソースバスライン9に略直交させて、ゲートバスライン6に略平行に配置している。上記共通電極配線15は浮遊容量を誘発するソースバスライン9と交差しているが、1つのゲートバスライン6に対応して1つの共通電極配線15を配置して、各々の共通電極配線15に端子16を設けている。こうして、1つの共通電極配線15に関して交差するソースバスライン9の数を少なくして、ソースバスライン9による浮遊容量の影響を最小限に抑えている。したがって、従来におけるように、櫛型



に形成した共通電極配線に1つの端子を設けて、ソースバスラインとの交差部分で誘発された浮遊容量による影響が全て集中した場合に比べて、本実施形態の端子16における浮遊容量の影響は小さい。したがって、液晶表示装置の検査時において、端子16に接続した図示しない電流測定装置によって、共通電極配線15に流れる電流を略正確に読み出すことができ、液晶表示装置の不良を良好に検出できる。

【0041】ところで、図3(a)に示した第2実施形態において、オンされたゲートバスライン上の複数の画素部3からの電流を、共通電極配線15を介して測定する際、画素部3を特定するために、上記ゲートバスライン6上の画素部3の数に対応する信号を用いる。すなわち、図5(a)に示す信号Sa, Sb, Sc, Sd, Se, Sfを、図5(b)の液晶表示装置におけるソースバスラインa, b, c, d, e, fを介して画素部3a, 3b, 3c, 3d, 3e, 3fに順次印加する。そして、端子16に接続した図示しない電流測定装置によって、オンされたゲートバスライン6on上の画素部3a, 3b...からの電流を順次測定する。こうして、画素部3a, 3b...を特定して液晶表示装置を検査する。しかし、この液晶表示装置が、1024×768個の画素数の液晶表示装置である場合、1つのゲートバスライン当りに、1024個の信号を順次印加することになって、信号データ数と検査時間とが膨大になる。

【0042】図6(a)は、第4実施形態の液晶表示装置を示す図であり、この液晶表示装置は、少ない信号データ数と検査時間で検査が可能である。図6(a)に示すように、この液晶表示装置は、複数の共通電極配線グループ151, 152, 153に分割された共通電極配線を備える。この共通電極配線グループ151, 152, 153毎は、電極端子161, 162, 163を各々備える。共通電極配線グループ151は画素3a, 3bに接続し、共通電極配線グループ152は画素3c, 3dに接続し、共通電極配線グループ153は画素3e, 3fに接続する。そして、図6(b)に示す信号S1, S2を、順次、ソースバスラインa, b, c, d, e, fを介して画素部3a, 3b, 3c, 3d, 3e, 3fに印加する。上記信号S1で画素部3a, 3c, 3eに同時に信号を印加し、信号S2で画素部3b, 3d, 3fに同時に信号を印加する。このとき、端子161, 162, 163を介して、画素部3a, 3c, 3eおよび画素部3b, 3d, 3fからの電流が各々同時に検測される。こうして、共通電極配線を複数のグループに分けることによって、画素部3a, 3b, 3c, 3d, 3e, 3fに印加する信号数を減少できると共に、液晶表示装置の検査にかかる時間を短縮できる。

【0043】上記第4実施形態において、共通電極配線を3つのグループに分割したが、同時に測定する画素部からの電流の個数に対応して、何個のグループに分割し

てもよい。また、共通電極配線のグループによって測定する画素部の数は、何個でもよい。

【0044】

【発明の効果】以上より明らかなように、本発明の液晶表示装置は、デジタル信号が入力されるデジタルソースドライバを有するモノリシックパネル型の液晶表示装置において、上記デジタルソースドライバと画素部とを接続する各ソースバスラインを、検査用回路に接続するアナログスイッチと、上記アナログスイッチを順次制御するスイッチ制御回路とを有するので、上記スイッチ制御回路によって駆動される上記アナログスイッチを介して、画素部の保持容量からの電流を計測できるから、画素部の表示動作の際と逆方向の電流を流さない上記デジタルソースドライバを有するにも拘らず、従来と同様の電流測定装置を用いて検査が実施できる。

【0045】1実施形態の液晶表示装置は、上記スイッチ制御回路は、シフトレジスタと、NAND回路を有するので、従来のソースドライバと同様の構成を有する上記スイッチ制御回路によって上記アナログスイッチを駆動して、上記画素部の保持容量からの電流を測定して液晶表示装置の検査が実施できる。

【0046】1実施形態の液晶表示装置を検査する液晶表示装置の検査方法は、上記アナログスイッチに接続した検査回路によって、上記保持容量に蓄えられている電荷を計測するので、従来のビデオラインに電流測定装置を接続した場合と同様に、上記検査回路に電流測定装置を接続して上記電荷による電流を測定して、例えばTFTのスイッチング動作の不良や、保持容量の不良、あるいはソースバスラインおよびゲートバスラインの不良を検知できる。

【0047】本発明の液晶表示装置は、TFTと保持容量を含む画素部と、上記画素部を駆動するゲートドライバおよびソースドライバと、上記ゲートドライバと画素部とを接続するゲートバスラインと、上記ソースドライバと画素部とを接続するソースバスラインと、上記保持容量のTFTに接続されていない側の端子に接続された共通電極配線とを備える液晶表示装置において、上記共通電極配線は、上記ソースバスラインと交差し難い方向に配置しているので、上記共通電極配線とソースバスラインとの間に浮遊容量が生じることが殆ど無いから、保持容量からの電流が上記浮遊容量による電流によって埋もれてしまうことなく正確に測定されて、正確に検査可能な液晶表示装置が得られる。

【0048】1実施形態の液晶表示装置は、上記共通電極配線は樹型に配置されていて、上記ソースバスラインと略平行であるので、上記共通電極配線とソースバスラインは交差し難いから、上記共通電極配線に浮遊容量を生じさせないで上記保持容量からの電流を正確に測定でき、その結果、液晶表示装置を正確に検査できる。

【0049】1実施形態の液晶表示装置は、上記共通電

極配線は複数のグループに分かれていて、上記複数のグループは夫々1つの端子に接続されているので、上記端子に夫々電流測定装置を接続することによって、1度に上記グループの数に対応する数の画素部からの電流を計測でき、その結果、液晶表示装置の検査時間を短縮できる。

【0050】1実施形態の液晶表示装置を検査する液晶表示装置の検査方法は、ソースバスラインとの間に浮遊容量が殆ど生じない上記共通電極配線を介して、上記画素部からの電流を計測するので、浮遊容量による電流に埋もれることなく画素部の保持容量からの電流を正確に測定して、液晶表示装置の例えばTFTのスイッチング動作の不良や、保持容量の不良、あるいはソースバスラインおよびゲートバスラインの不良を、正確に検知できる。

#### 【図面の簡単な説明】

【図1】 本発明の第1実施形態による液晶表示装置を示す図である。

【図2】 図2(a)は、第1実施形態におけるスイッチ制御回路30を示す図であり、図2(b)、(c)、(d)は、スイッチ制御回路30のイネーブル信号ラインに34に供給する信号を示した図である。

【図3】 図3(a)は、本発明の第2実施形態による液晶表示装置を示す図であり、図3(b)は、図3(a)に示した液晶表示装置の変形例である。

【図4】 本発明の第3実施形態による液晶表示装置を示す図である。

【図5】 図5(a)は、第2実施形態による液晶表示装置において、デジタルソースドライバ18から画素部

3a、3b、3c、3d、3e、3fに供給される信号を示した図であり、図5(b)は、図5(a)の信号を画素部3a、3b、3c、3d、3e、3fに供給する際の液晶表示装置を示す図である。

【図6】 図6(a)は、本発明の第4実施形態による液晶表示装置を示す図であり、図6(b)は、図6(a)の液晶表示装置を検査する際に、画素部3a、3b、3c、3d、3e、3fに供給される信号を示した図である。

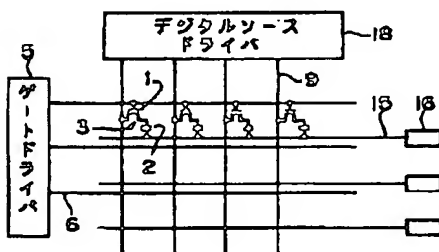
【図7】 従来の液晶表示装置を示す図である。

【図8】 従来のモノリシックパネル型の液晶表示装置を示す図である。

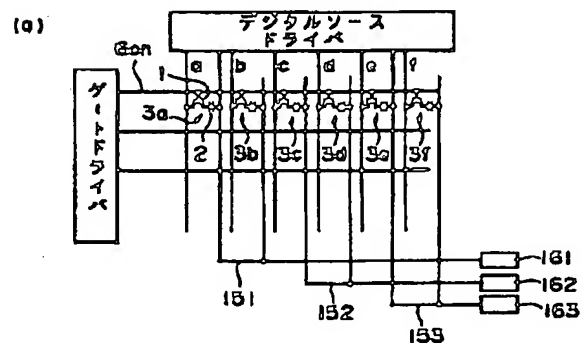
#### 【符号の説明】

- 1 TFT
- 2 保持容量
- 3 画素部
- 5 ゲートドライバ
- 6 ゲートバスライン
- 8 ソースドライバ
- 9 ソースバスライン
- 15 共通電極配線
- 16 端子
- 18 デジタルソースドライバ
- 22 デジタルビデオ入力端子
- 23 デジタルビデオライン
- 25 アナログスイッチ
- 27 検査ライン
- 28 検査端子
- 30 スwitch制御回路

【図4】



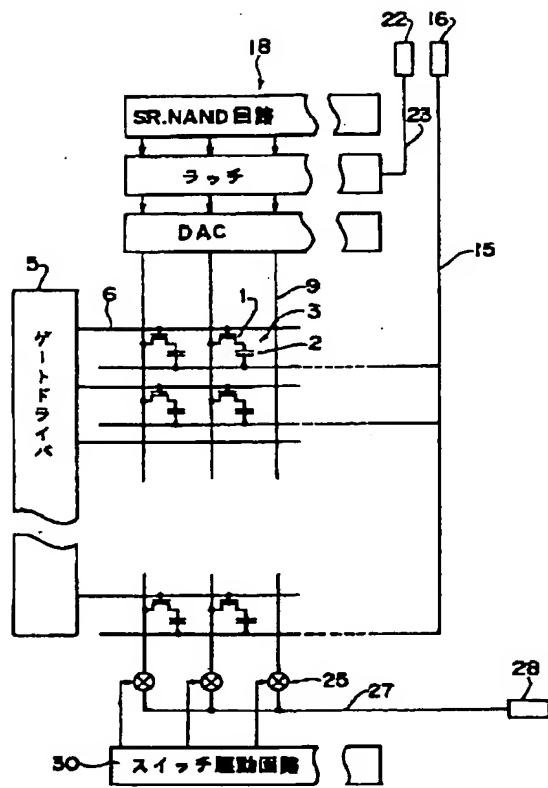
【図6】



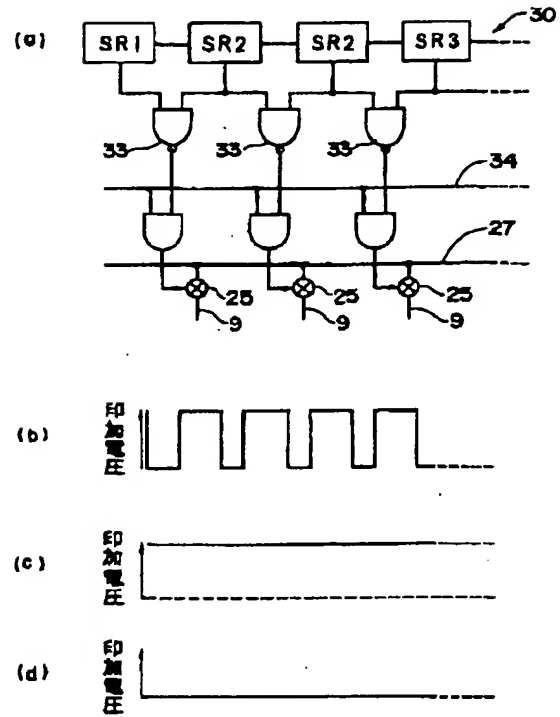
(b)



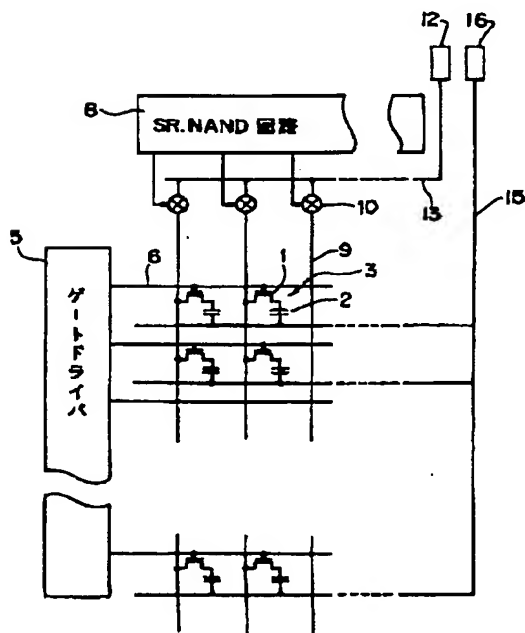
【図 1】



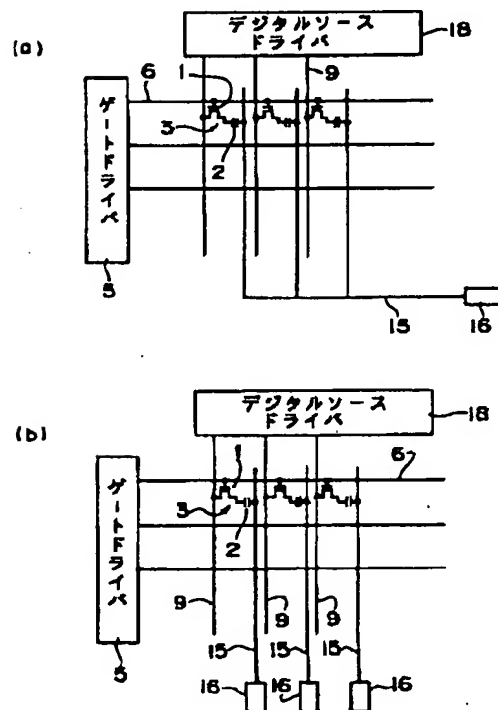
【図 2】



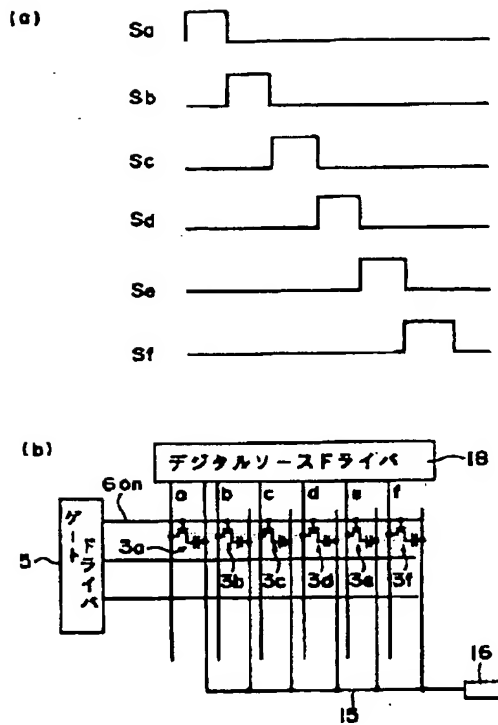
【図 7】



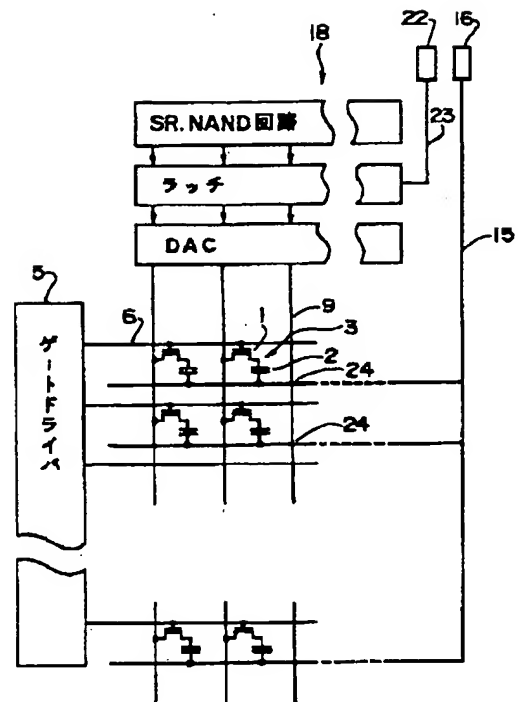
【図 3】



【図 5】



【図 8】



フロントページの続き

Fターム(参考) 2G036 AA19 AA27 BA33 CA10  
 2H088 FA11 HA08 MA20  
 2H092 JA24 JA37 JA41 JB67 NA29  
 NA30  
 2H093 NA16 NA41 NC22 NC26 NC34  
 ND53 ND56 NE10